

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

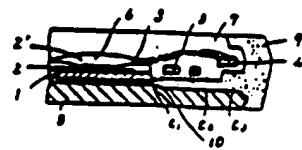
**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

JP 363233555 A  
SEP 1988

(54) RESIN SEALED SEMICONDUCTOR DEVICE  
 (11) 63-233555 (A) (43) 29.9.1988 (19) JP  
 (21) Appl. No. 62-65715 (22) 23.3.1987  
 (71) TOSHIBA CORP (72) SHINJIRO KOJIMA  
 (51) Int. Cl. H01L23/30, H01L23/34

**PURPOSE:** To prevent an air gap from occurring between a heat dissipation fin and a first seal part, in a double-molded type resin sealed semiconductor device, by gradually reducing the distance between the first resin seal part and the planar heat dissipation fin toward the bed part of a lead frame.

**CONSTITUTION:** A semiconductor element 2 is mounted on a bed part 1, which is the conductive metal plate of a lead frame. A pad 2' and an inner lead terminal 3 or 4 are connected with a thin metal wire 5. After the thin wire 5 is covered with an encapsulating agent 6, a first resin seal part 7 is formed. At this time, the seal is performed so that the rear surface of the bed part 1 is exposed. The bed part 1 and a planar heat dissipation fin 8 are arranged in a metal mold with a slight gap C<sub>1</sub> being provided. A second resin seal part 9 is formed. Here, gaps C<sub>2</sub> and C<sub>3</sub> are formed between the seal part 7 and the fin 8 so that the flow path of the second resin is gradually reduced toward the gap C<sub>1</sub>. Since the gap C<sub>1</sub> is excellently filled with the second resin, voids do not remain, and the heat dissipation characteristic becomes excellent.



①日本国特許庁 (JP) ②特許出版公開  
③公開特許公報 (A) 昭63-233555

④Int.CI.  
H 01 L 23/30  
23/34

類別記号 厅内整理番号  
B-6835-5F  
B-6835-5F

⑤公開 昭和63年(1988)9月29日

審査請求 未請求 発明の数 1 (全4頁)

⑥発明の名称 衝撃対止型半導体装置

⑦特願 昭62-65715  
⑧出願 昭62(1987)3月23日

⑨発明者 小島 伸次郎 神奈川県川崎市幸区小向東芝町1 株式会社東芝多摩川工場内

⑩出願人 株式会社 東芝 神奈川県川崎市幸区堀川町72番地  
⑪代理人弁理士 井上 一男

明　　題　　目

1. 発明の名称

衝撃対止型半導体装置

2. 特許請求の範囲

半導体金属板基盤にマウントする半導体素子と、この周囲に配置する遮光をもつリード線子と、このリード線子と前記半導体素子間に接続する金属端子と、この金属端子及び前記半導体素子を複数し前記端子は金属板の裏面を経て対止成為する第1の衝撃対止部と、前記端子は金属板の裏面と何かなる距離を、維持して対向配置する板状の放熱フィンと、この僅かな距離をうの実芯板状の放熱フィンの裏面を露出し前記第1の衝撃対止部を含めて対止成為する第2の衝撃対止部とをもつ衝撃対止型半導体装置において。

前記板状の放熱フィンと前記金属板基盤裏面の距離を最小とし、前記放熱フィンと第1の衝撃対止部間の距離、前記金属端子を構成する前記リード線子に対応する第1の衝撃対止部と前記板状の放熱フィンなどの距離を依次増大することを特徴とす

る衝撃対止型半導体装置。

3. 発明の詳細な説明

(発明の目的)

(技術上の利用分野)

本発明は衝撃対止型半導体装置の改良に係るもので、特にトランジスタアレイ、SCRアレイ等のパワーセミコンダクタ、パワートランジスタなどにパワースイッチ等の高耐力半導体装置に適用する二重モールドを施した半導体装置に関するものである。

(従来の技術)

最近の半導体装置には单一の半導体素子で構成するものの外に、複数の半導体素子ならびに付属部品を一体としたモジュールタイプも多用されており、その放熱性を改善するにはリードフレームにマウントした半導体素子と共に放熱フィンやトランスファ使用する方法が採用されている。

このようなモジュール商品では複数の半導体素子をマウントする寸法の大きいリードフレームを用いるため衝撃対止成为工程中に問題として、放熱

フインヒリードフレームのベッド部底面が底面に陥くなったり抜けられることがある。

このために、板面対止（トランスファーモールド）工場を複数個に分けて実施する方法が採用されており、リードフレームのベッドと底面フイン部の底面を所定の位置に維持できるので、底面性の改善に役立つところが大きい。

第10図によりこの二重モールド方式を説明する。第10図は二重モールドを使用した底面の断面図、この構造をねじには第1の板面対止を終えた底面ハモ、リードフレームのベッド部20基面と底面フイン21を底かな底面をもって底面内に配置後第一の板面対止部22と同様なエボキシ樹脂によって対止成形を行って第二の板面対止部23を設ける。

この二重モールド方式の結果、ベッド部20にダイポンディングした半導体電子24ならびにリードフレームのリード電子25を底面する底面基板26等が複数個となるに、底面フイン21の一端はこの対止部22と連続して底面を形成する。

（発明が解決しようとする問題）

にマウントした半導体電子と電気的接続を施さべく底面した底面基板にはリード電子を連結しこれに対応する第1の板面対止部と板状底面フイン部の底面とを取次増大する手段を採用する。

（作用）

このように本発明では極めて狭い底面に充填する底面底面接脚を取次増大するように配慮しているので、入り易く使ってエアボイドの発生を防止して、板面対止部半導体基板に必要な底面性ならびに底面性を確保したものである。

（実質例）

第1回乃至第9回に本発明の実質例を説明するが、底面の技術面と実施する記載が底面上一回にあるが、前回号を以てして説明する。

この実質例は半導体電子62ヶで構成する回路（第5回）をもつ板面対止部半導体基板であり、この半導体電子をマウントするリードフレームし底面底面接脚が必要となるが、その上底面を第2回に示す。

半導体電子2…にベッド部20ならびに底面基板1

このような二重モールド方式を適用した板面対止部半導体基板は前述のように底面フインと、半導体電子セダイポンディングしたリードフレームのベッド部底面を底かな底面とし、更にこの底面に対止部底面を充填するので底面性に優れた特性を有している。これに反して、底面底面に対止部底面が入りにくいためエアボイドが発生しやすい。また、この板面対止部の底面に複数の底面をもえとと、底面やエアギャップが入り易い底面があり、これが基で底面性が劣化する。

本発明は上記欠点を補正する底面性の板面対止部半導体基板を提供することを目的とする。

（発明の構成）

（板面底面を形成するための手段）

二重モールド方式を適用した板面対止部半導体基板における板状の底面フインと、リードフレームのベッド部20ならびに底面基板26等を充填する第2の板面対止部のエアギャップ等を解消するために、この底のて狭い底面につながる板状の底面フインと第1の板面対止部底面の底面と底面底面底面

…にマウントされているが、そのバーンは底面でありかつ底面が高いことが良くわかる。一方このリードフレームは第1回等に示すように底面性底面…と内部リード電子部3ならびに叙述するように底面基板をポンディングする外部リード電子4の3部分の高さを互に異らせるように折曲げてこの底面性底面…を底面の位置にする。

半導体電子2…に設けるベッド2'…と外部リード電子4間に底面のポンディング部によって底面基板5を接続して底面の底面を囲り、これをエントキャップ部6によって板面底面のエボキシ樹脂によるトランスファーモールド工程を通して第1の板面対止部7を設ける。この結果半導体電子2、内部外部リード電子3、4は、底面基板5とエントキャップ部6は接続されるものの、底面性底面…の底面はこの第1の板面対止部7底面に露出する。

更に底面した底面性底面…に対して底かの底面をもって底状の底面フイン8を板面モールド用底面内にせりて第2の板面対止部9を形成する。

この場合、板状の放熱フィントと導電性金属板11との間にC、く内部リード3に対応する第1の板面封止部7と板状の放熱フィント起の距離C、く外部リード4に対応する第1の板面封止部7と板状の放熱フィント起の距離C、として導電性金属が嵌め易いように配置している。C、に示す距離を維持するには第1図に示すように板状の放熱フィントの所定位置即ち内部リード端子3に對応する位置にプレス加工で凹部10を設けるか、第2図に示すように第1の板面封止部7の厚さを小さくしても良い。尚このトランスマッフルド工種におけるゲート位置はC、方向に設けて前述のように接触表面の流れを改善して最も狭いC、の通過を直角にする。

更にこの接触表面の流れに配慮した例が第3~4図、第6~8図であり、結果的には第2の板面封止部9が第1の板面封止部7を横めに行けて板状の放熱フィントと導電性金属板11とのエアーダイシップを防止している。

この第4図は第2の板面封止部9を成す構成を示す

封止部9に対してUnder cutの起テープであって斜度しくは5°より斜度しくは10°以上に設置する。

この段階は半導体端子2の外側をほぼ囲んで置かれているので、既にC、の距離を持つ導電性金属板11と板状の放熱フィント8間に充填する第2の板面封止部9の堅密性が確保されて、第1の板面封止部7を横めに行ける気流を発散する。

尚第4図に示すように第1の板面封止部7が突出する場合は第1の板面封止部7の板面面積の約50%が斜度しく、導電力を保めるために少なくともC、距離を所望の寸法に取ることができます。ボイドが抜けずに起爆不具となる。これは第2の板面封止部9成形時にC、距離をもった隙間が後から充填されてここでの導電圧が小さくなつてかつボイドを埋込み易いためである。

#### (発明の効果)

このニスマールド方式を使用した板面封止半導体装置では板状放熱フィントと第1の板面封止部7に第2の板面封止用隙間が充填され易くて、エ

アーボイドが発生し難い。従って半導体装置の耐熱性が安定して高耐圧端子が得られる効果があり、しかもリード端子の自由度も従来より増す。

又厚さ2mmの板状放熱フィントを使用して外形寸法が77(幅)×27(高)×7(厚)=である第4図の板面封止用半導体装置を試作としてC、を0.34mmとすると、ピーク値としてE<sub>g</sub> 71Vを1分でクリアして、0.03mではE<sub>g</sub> 4.81V×1分をクリアした。

#### 4. 断面の簡単な説明

第1図は本発明の供する半導体装置の断面を示す断面図、第2図はリードフレームの半導体、第3図は第1の板面封止部の状態を示す上位図、第3図は第3国イヒA-A線になつて切削した断面図、第4図は本発明に供する半導体装置の上位図、第5図はこの半導体装置の断面図、第6~第8図は第4図のB-B、C-C、D-D線に沿つて切削した断面図、第9図は本発明に供する半導体の断面を示す断面図、第10図は板状装置の断面図である。

代理人 内閣二科 上一郎

